अंकीय इलैक्ट्रॉनिकी :–

(Digital Electronics)

एनालोग परिपथ तथा डिजिटल परिपथ :–

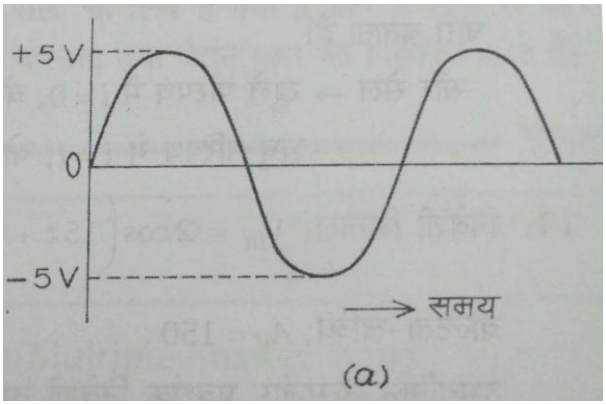
इलैक्ट्रॉनिक परिपथ दो प्रकार के होते है।

1.एनालोग परिपथ

2.डिजिटल परिपथ

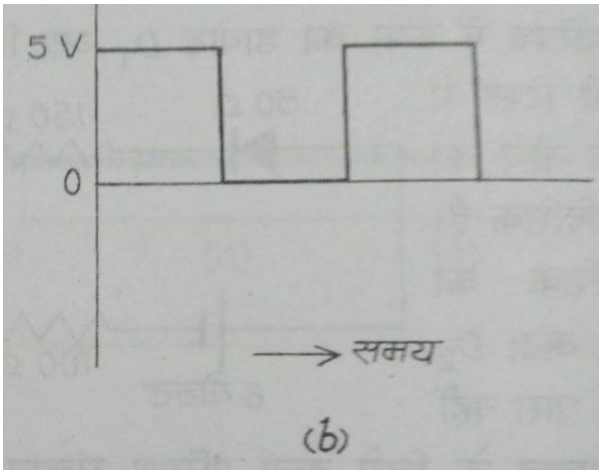
1– एनालोग परिपथ :–

ऐसे परिपथ में वोल्टेज (अथवा धारा) समय के साथ निरन्तर बदलता जाता है। चित्र 1.(a) ऐसे वोल्टेज (अथवा धारा) को एनालाग सिग्नल कहतें है, चित्र 1.a में दिखाया गया है कि वोल्टेज एनालोग सिग्नल 0 से 5v के बीच ज्ययावक्रीय रूप में निरन्तर बदलता रहता है।



2– डिजिटल परिपथ :–

वे परिपथ जिनमें वोल्टेज (अथवा धारा) के केवल दो स्तर होते है शून्य अथवा कोई निश्चित मान चित्र 1.(b) अर्थात वह सिग्नल जिसमें वोल्टेज (अथवा धारा) के केवल दो स्तर होते है डिजिटल सिग्नल कहलाता है। चित्र चित्र 1.(b) में दिखाया गया है कि डिजिटल सिग्नल में वोल्टेज किसी भी समय या तो 0 है या 5v है।



डिजिटल परिपथों के लिए द्विआधारी संख्या पद्ति (binary number system) प्रयुक्त की जाती है। जिसमे सिग्नल के दो स्तर केवल 0 तथा 1 अंको से निरूपित किये जाते है। इलैक्ट्रॉनिक परिकलक एक डिजिटल युक्ति है। इलैक्ट्रॉनिक स्विच भी डिजिटल युक्ति है, इसमें भी केवल दो अवस्थाऐ ON या OFF हो सकती है।

उपरोक्त के अतिरिक्त इस का उपयोग इलैक्ट्रॉनिक घडियों, कम्प्यूटरों, आद्युनिक धुलाई मशीनों, रोबोटों, टी0वी0,इलैक्ट्रॉनिक तार–संचार इत्यादि में किया जाता है।

डिजिटल परिपथों के लाभ :–

1.डिजिटल परिपथों को एकीकृत परिपथों (IC's) में संविरचित (fabricate) किया जा सकता है। इनका उपयोग अन्तरिक्षयानों, श्रवण यन्त्रों तथा कम्प्यूटरों में होता हैं।

2. IC's पर सूचनाऐं थोडे समय के लिए अथवा सदैव के लिए संचित की जा सकती है।

3. डिजिटल परिपथों में उपलब्ध आंकडे परिशुद्व परिकलनों में प्रयुक्त किये जा सकते है।

4. ऐसे परिपथ उपयुक्त लॉजिक द्वारो का उपयोग करके सुगमता से बनाये जा सकते है।

5. ये प्रोग्रामिंग में प्रयुक्त होते है।

6. डिजिटल परिपथ सस्ते, हल्के सूक्ष्म व सरल आकार के विश्वसनीय तथा स्थायी होते है।

लॉजिक गेट (Logic Gates) :–

इन्हे 'तर्क द्वार' भी कहा जाता है।

लॉजिक गेट ऐसे डिजिटल परिपथ है जो कि निवेशी तथा निर्गत सिग्नलों के बीच किसी तर्कसंगत सम्बन्धन पर आधारित है।

लॉजिक गेट में एक निर्गत (output) टर्मिनल परन्तु एक अथवा अधिक निवेशी (input) टर्मिनल होते है। निवेशी सिग्न्लों के केवल कुछ ही संयोगो के लिए निर्गत सिग्नल प्राप्त होता है। इसका अर्थ है

कि लॉजिक गेट किसी सिग्नल को अपने भीतर से होकर जाने के लिए अनुमत भी कर सकता है अथवा रोक भी सकता है।

मूल लॉजिक गेट तीन है।

1. OR गेट 2. AND गेट 3. NOT गेट

प्रत्येक मूल लॉजिक गेट का एक तर्क युक्त प्रतीक (logical symbol) है तथा इसका कार्य एक सत्यता सारणी (Truth Table) के द्वारा, अथवाएक बुलियन व्यंजक (Bollean expression) के द्वारा वर्णित किया जाता है।

सत्यता सारणी (Truth Table) :–

किसी लॉजिक गेट की सत्यता सारणी वह सारणी है जो उस गेट के लिए सभी सम्भव निवेशी संयोगो (input combinations) तथा संगत निर्गतों (outputs) को दर्शाती है।

बुलियन व्यंजक (Bollean expression) :–

यह व्यंजक जो दो बुलियन चरों (Bollean Variables) के ऐसे संयोग को दर्शाता है, जिससे एक नया बुलियन चर प्राप्त होता है, 'बुलियन व्यंजक' कहलाता है।

1. बुलियन बीजगणित में योग चिन्ह (+) को OR संक्रिया (OR operation) कहते है।
   बुलियन व्यंजक A+B = Y को A or B equals Y पढ़ा जाता है।

   OR लॉजिक गेट द्वारा दो निवेशियों Aतथा B से, इस व्यंजक के अनुसार निर्गत Y प्राप्त होता है।

2. बुलियन बीजगणित में गुणन चिन्ह (.) को AND संक्रिया (AND operation) कहते है।

   बुलियन व्यंजक A . B = Y को A AND B equals Y पढ़ा जाता है।

   AND लॉजिक गेट द्वारा दो निवेशियों Aतथा B से, इस व्यंजक के अनुसार संयुक्त करके, निर्गत Y प्रदान करता है।

3. बुलियन बीजगणित में बार चिन्ह (-) को NOT संक्रिया (NOT operation) कहते है।

बुलियन व्यंजक $\bar{A} = Y$ को NOT A equals Y पढ़ा जाता है।

NOT संक्रिया को ऋणक्रमण (negation) अथवा उत्क्रमण (inversion) भी कहते है।

NOT लॉजिक गेट में केवल एक निवेशी (input) होता है। इससे उत्पन्न निर्गत (output) निवेशी का ऋणक्रमण होता है।

धनात्मक तथा ऋणात्मक लॉजिक (Positive and Negative logic) :–

डिजिटल इलैक्ट्रॉनिकी में बाइनरी अंक 1 अथवा 0 किसी निकाय कि दो सम्भव अवस्थाओं को निरूपित करते हैं ये अवस्थाऐं निकाय की प्रकृति के अनुसार –

ON तथा OFF

CLOSED तथा OPEN

High तथा LOW या TRUE तथा FALSE इत्यादि हो सकती है।

धनात्मक लॉजिक में, बाइनरी 1 अंक को निरूपित करता है किसी ON परिपथ को , किसी CLOSED स्विच को, किसी HIGH वोल्टेज को अथवा किसी TRUE कथन को जब कि बाइनरी अंक 0 निरूपित करता है किसी OFF परिपथ को, किसी OPEN स्विच को, किसी LOW वोल्टेज को अथवा किसी FALSE कथन को।

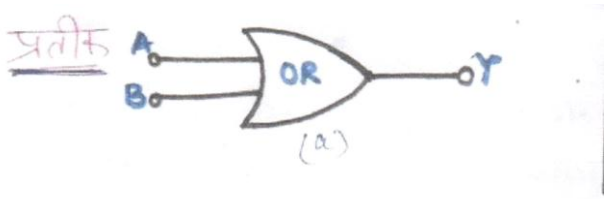
ऋणात्मक लॉजिक में, उपरोक्त के ठीक विपरीत होता है।

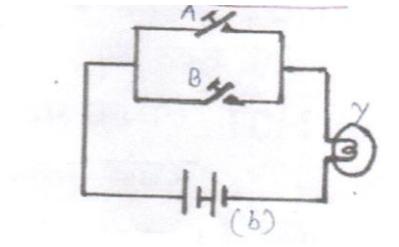
स्पष्ट है कि 1 व 0 अंको को परस्पर बदलकर एक लॉजिक से दूसरे लॉजिक प्राप्त कर सकते है।

सामान्यतः डिजिटल परिपथों में धनात्मक लॉजिक प्रयुक्त की जाती है।

OR गेट :–

इसमे दो (अथवाअधिक) निवेशी चर (input variables) A व B तथा एक निर्गत चर (output variables) Y होता है। इसका बुलियन व्यंजक **A+B = Y**





चित्र b में :– परिपथों A व B निवेशी परस्पर समान्तर है, तथा वे एक बैटरी व एक बल्ब Y से जुडें है। खुला स्विच (Aअथवा B) बाइनरी अंक 0 से बन्द स्विच बाइनरी अंक 1 से निरूपित होता है यदि बल्ब बुझा है निर्गत Y,0 से निरूपित होगा,यदि बल्ब जला है तब निर्गत Y, बाइनरी अंक 1 से निरूपित होगा।

सत्यता सारणी

A	B	Y= (A+B)
0	**0**	**0**
0	**1**	**1**
1	**0**	**1**
1	**1**	**1**

उपरोक्त परिपथ चित्र b से –

1. यदि दोनों स्विच खुले है

   A = 0 , B = 0 तब बल्ब बुझा रहेगा Y = 0

2. यदि सविच A खुला है तथा B बन्द है,

A = 0 , B = 1 तब बल्ब जला रहेगा Y = 1

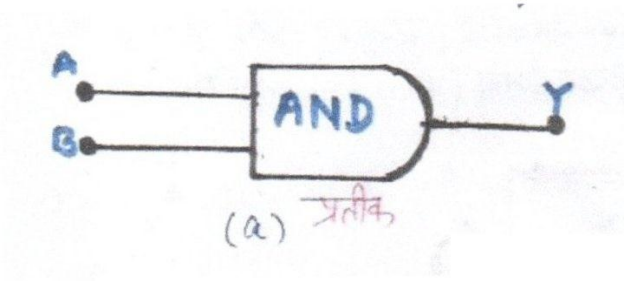
3. यदि सविच A बन्द है तथा B खुला है।

A = 1 , B = 0 तब बल्ब जलेगा Y = 1

यदि दोनों स्विच बन्द है।

A = 1 , B = 1 तब बल्ब जल जाएगा, Y = 1

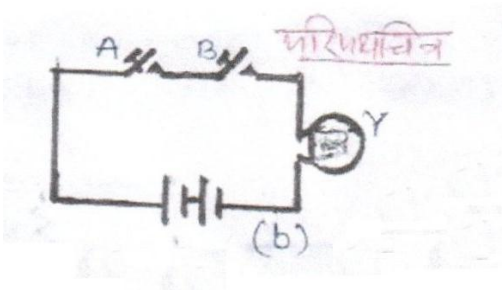
AND गेट :–



AND गेट भी एक द्विनिवेशी (two input) तथा एकल–निर्गत (one input) लॉजिक गेट है। यह दो निवशी चरों A तथा B को संयुक्त करके एक निर्गत चार Y देता है ।

इसका बुलियन व्यंजक है :– **A . B = Y**

जिसे 'A AND B equals Y' पढ़ा जाता है।



सत्यता सारणी

	A	**B**	**Y= (A . B)**
पंक्ति – 1	**0**	**0**	**0**
पंक्ति – 2	**0**	**1**	**0**
पंक्ति – 3	**1**	**0**	**0**
पंक्ति – 4	**1**	**1**	**1**

(c)

चित्र (b) में परिपथ में दो स्विच A व B (निवेशी) परस्पर श्रेणीक्रम में है तथा वे एक बैटरी व एक बल्ब Y (निर्गत) के साथ जुडें है, साथ है, परिपथ की कार्य–प्रणाली निम्न प्रकार होगी :–

स्थिति – 1 : यदि दोनों स्विच खुले है (A=0 , B=0) तब बल्ब बुझा रहेगा। [Y=0]

स्थिति – 2 : यदि स्विच B बन्द है तथा A खुला है (A=0 , B=1) तब भी बल्ब बुझा रहेगा। [Y=0]

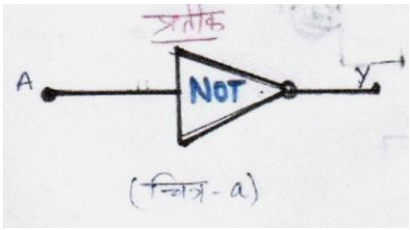
स्थिति – 3 : यदि स्विच A बन्द है तथा B खुला है (A=1 , B=0) तब भी बल्ब बुझा रहेगा। [Y=0]

स्थिति – 4 : यदि दोना स्विच A व B बन्द है (A=1 , B=1) तब बल्ब जलेगा। [Y=1]

A , B तथा Y के ये सम्भव संयोग चित्र (c) में दिखाये गये है।

यह AND गेट की सत्यता सारणी है।

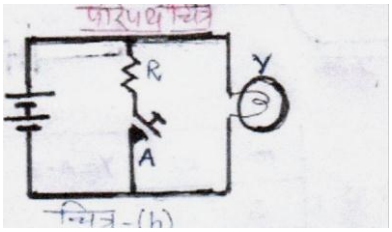
NOT गेट :–



NOT गेट में केवल एक निवेशी (input) तथा एक निर्गत (output) होता है। यह निवेशी A को निर्गत Y के साथ निम्नलिखित बुलियन व्यंजक के अनुसार संयुक्त करता है :–

$$\bar{A} = Y$$

जिसे NOT A equals Y पढ़ा जाता है। इसका अर्थ है कि Y, A का ऋणक्रमण (negation) अथवा उत्क्रमण (inversion) है।



सत्यापन सारणी

A	Y=($\bar{A}$)
0	1
1	0

इस परिपथ में एक स्विच A (निवेशी) एक बैटरी तथा एक बल्ब Y (निर्गत) के सामान्तर में जुडा है, लघु प्रतिरोध R, स्विच A बन्द होने पर बैटरी को लघुपथित होने से बचाने के लिए लगाया गया है, परिपथ की कार्य–प्रणाली निम्न प्रकार है :–

स्थिति – 1 : जब स्विच A खुला है (A=0) तब बल्ब जलेगा [Y=1]

स्थिति – 2 : जब स्विच A बन्द है (A=1) तब बल्ब बुझेगा [Y=0]

क्योंकि अब बैटरी की धारा को सुगमपथ (easier path) उपलब्ध है।

निवेशी (input) A तथा निर्गत (output) Y के दो सम्भव संयोग सत्यापन सारणी में है। यही NOT गेट की सत्यापन सारणी है।

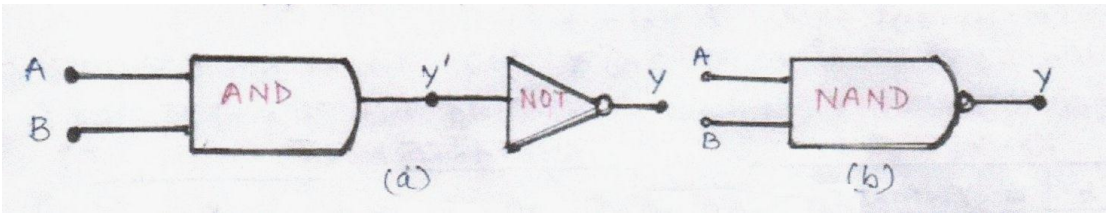
लॉजिक गेटों के संयोग (Combination of Logic Gates) :–

मूल गेटों OR , AND तथा NOT मे से कोई भी एक अकेला गेट बारम्बार प्रयुक्त होकर कोई अन्य गेट उत्पन्न नहीं कर सकता। परन्तु NAND (अथवा NOR) गेट को बारम्बार प्रयुक्त करके तीनों मूल गेट प्राप्त किये जा सकते है इसलिए NAND (अथवा NOR) सार्वत्रिक गेट (Universal gate) कहे जाते है।

1. NAND गेट :–

NAND गेट, AND गेट तथा NOT गेट के संयोग से बनता है। यदि AND गेट के निर्गत टर्मिनल Y को NOT गेट के निवेशी टर्मिनल से सम्बन्धित कर दें, तो प्राप्त गेट को NAND गेट कहते है।

AND गेट + NOT गेट = NAND गेट



NAND गेट का बुलियन व्यंजक $\overline{A.B} = Y$

जिसे A AND B negated equals Y पढ़ा जाता है। NAND गेट की सत्यता सारणी (truth table), AND तथा NOT गेटों की सत्यता सारणियों को तर्कसंगत (logically) संयोजित करके प्राप्त कर सकते है।

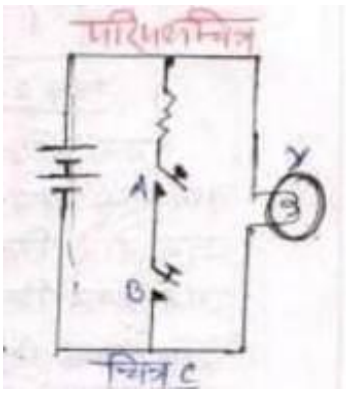
A	B	$Y'\ (=A.B)$	$Y\left(=\overline{A.B}=\overline{Y'}\right)$
0	**0**	**0**	**1**
0	**1**	**0**	**1**
1	**0**	**0**	**1**
1	**1**	**1**	**0**

चित्र – **(a)**

NAND

	A	**B**	**Y**
पंक्ति – 1	0	0	1
पंक्ति – 2	0	1	1
पंक्ति – 3	1	0	1
पंक्ति – 4	1	1	0

चित्र – **(b)**



चित्र c परिपथ में दो स्विच A व B, एक बैटरी तथा एक बल्ब Y चित्रानुसार जोडे गये है, एक लघु प्रतिरोध R, दोनो स्विच बन्द होने की स्थिति में, धारा को सीमित करने के लिए लगाया गया है।

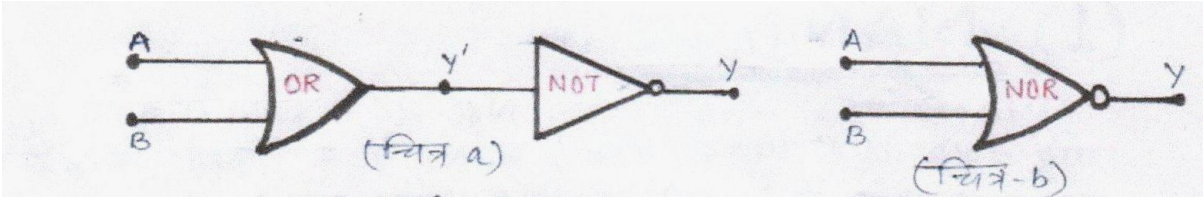
1. जब दोनों स्विच खुले है (A = 0, B = 0), तब बल्ब Y जलता है [Y=1] चित्र –b में व्यक्त है । [पंक्ति 1]

2. जब स्विच A खुले है (A = 0, B = 1), अथवा केवल स्विच B खुला है (A = 1, B = 0), तब भी बल्ब Y जलता है। [Y=1] सत्यापन सारणी चित्र b में पंक्ति–2 व पंक्ति–3

3. जब स्विच A व B दोनों बन्द है (A = 1, B = 1), तब बैटरी की धारा को R, A व B से होकर सुगम पथ मिल जाता है, अतः बल्ब Y बुझा रहता है। [Y=0] यह स्थिति पंक्ति 4 में दर्शायी गई है।

2. NOR गेट :–

यह गेट OR गेट तथा NOT गेट के संयोग से बनता है। यदि OR गेट के निर्गत (output) टर्मिनल Y' पर उपलब्ध संकेत को NOT गेट का निवेशी (input) संकेत बना लेने से या OR गेट के निर्गत (output) टर्मिनल Y' को NOT गेट के निवेशी (input) टर्मिनल से जोड दे [आगे चित्र में इसे दिखाया भी जायेगा] तो प्राप्त गेट NOR गेट होता है।



NOR गेट का बुलियन व्यंजक $\overline{A+B}=Y$

$\overline{A+B}=Y$, जिसे A OR B negated equals Y या A OR B compliment equals Y पढ़ा जाता है।

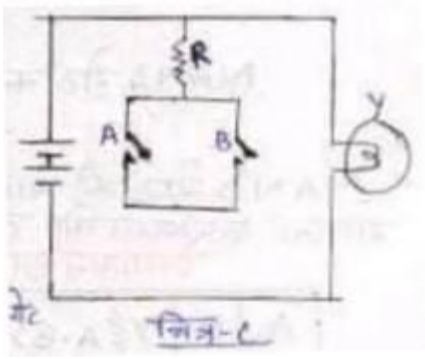
NOR गेट की सत्यता सारणी OR व NOT गेटों की सत्यता सारणियों को तर्किक रूप से (logically) संयोजित करके प्राप्त किया जा सकता है।

A	B	$Y'\ (=A+B)$	$Y\left(=\overline{A+B}\right)=\overline{Y'}$
0	**0**	**0**	**1**
0	**1**	**1**	**0**
1	**0**	**1**	**0**
1	**1**	**1**	**0**

चित्र – **(a)**

A	**B**	**Y**
0	**0**	**1**
0	**1**	**0**
1	**0**	**0**
1	**1**	**0**

चित्र – **(b)**



चित्र-c

इस परिपथ (चित्र c) में दो स्विच A व B, एक लघु प्रतिरोध R, एक बैटरी तथा एक बल्ब Y जोडे गये है।

अब दोनों स्विच खुले है (A = 0, B = 0), तब बल्ब Y जलता है।

जब केवल स्विच A खुला है तथा स्विच B बन्द है (A = 0, B = 1), तब बल्ब Y बुझ जाता है।

जब स्विच A बन्द है तथा B खुला है (A = 1, B = 0), तब बल्ब Y बुझ जाता है।

जब A व B दोनों बन्द है (A = 1, B = 1), तब बल्ब Y बुझा इलैक्ट्रॉनिक रहता है।